

SEMICONDUCTOR LASER ELEMENT

Publication number: JP2004014819

Publication date: 2004-01-15

Inventor: AKINAGA FUJIO; MUKOYAMA AKIHIRO

Applicant: FUJI PHOTO FILM CO LTD

Classification:

- international: **H01S5/323; H01S5/20; H01S5/24; H01S5/00;** (IPC1-7):
H01S5/323; H01S5/20; H01S5/24

- European:

Application number: JP20020166480 20020607

Priority number(s): JP20020166480 20020607

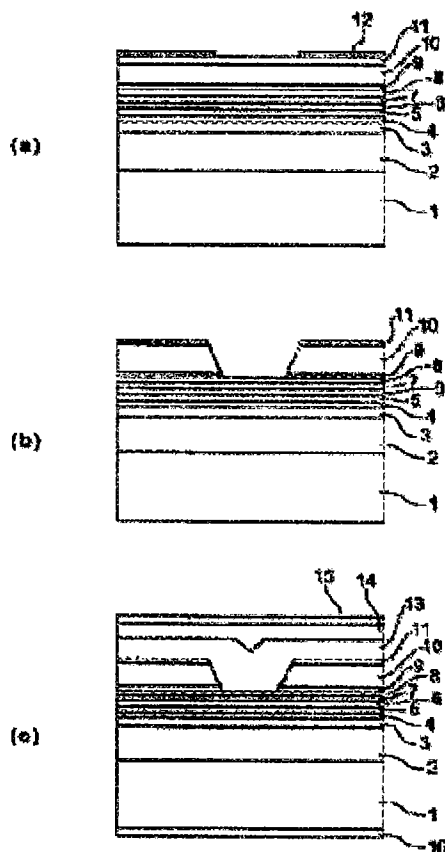
Report a data error here

Abstract of JP2004014819

PROBLEM TO BE SOLVED: To obtain high reliability by installing a lateral mode controlling mechanism of a ridge stripe or an internal stripe and controlling the stripe width with high precision.

SOLUTION: On an n-GaAs substrate 1, an n-Al<SB>z1</SB>Ga<SB>1-z1</SB>As lower clad layer 2, an n or i-In<SB>0.49</SB>Ga<SB>0.51</SB>P optical waveguide layer 3, a GaAs<SB>1-y2</SB>P<SB>y2</SB>tensile strain barrier layer 4, a compressive strain In<SB>x3</SB>Ga<SB>1-x3</SB>As<SB>1-y3</SB>P<SB>y3</SB>quantum well active layer 5, a GaAs<SB>1-y2</SB>P<SB>y2</SB>tensile strain barrier layer 6, a p or i-In<SB>0.49</SB>Ga<SB>0.51</SB>P optical waveguide layer 7, a p-GaAs regrowth protective layer 8, a p-In<SB>0.49</SB>Ga<SB>0.51</SB>P etching stop layer 9, an n-Al<SB>z2</SB>Ga<SB>1-z2</SB>As current constriction layer 10 (0.6<math>\leq z2 < 0.8</math>, thickness is almost 500 nm, and z2 is increased gradually from 0.6 to less than 0.8 as leaving from the active layer), and n-GaAs cap layer 11 are laminated. By using an SiO<SB>2</SB>film 12 as a mask, the cap layer 11 in a stripe region whose width is almost 1-4 [μ]m and the current constriction layer 10 are removed. After the p-GaAs etching stop layer 8 and the n-GaAs cap layer 11 are removed, a p-Al<SB>z1</SB>Ga<SB>1-z1</SB>As clad layer 13 and a p-GaAs contact layer 14 are formed.

COPYRIGHT: (C)2004,JPO



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]

In a semiconductor laser element provided with an upper clad layer which consists of AlGaAs or AlGaInP fabricated a lower clad layer, a lower lightguide, an active layer, a top lightguide, and in the shape of a ridge on a substrate at this order,

A semiconductor laser element to which composition ratio of aluminum of said upper clad layer is characterized by becoming large gradually toward said substrate and a counter direction from said active layer side.

[Claim 2]

The semiconductor laser element according to claim 1, wherein the second upper clad layer is formed between said top lightguide and said upper clad layer.

[Claim 3]

In a semiconductor laser element which equipped this order with a current stricture layer which consists of AlGaAs or AlGaInP which has a lower clad layer, a lower lightguide, an active layer, and a top lightguide on a substrate, and has an opening in a stripe region, and an upper clad layer formed so that said opening might be embedded,

A semiconductor laser element to which composition ratio of aluminum of said current stricture layer is characterized by becoming large gradually toward said substrate and a counter direction from said active layer side.

[Claim 4]

The semiconductor laser element according to claim 3, wherein the second upper clad layer is formed between said top lightguide and said current stricture layer.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

This invention relates to the semiconductor laser element provided with the horizontal microfiche control mechanism.

[0002]

[Description of the Prior Art]

The ridge type semiconductor laser element which provides a ridge part by a photolithography after all the ends of crystal growth as a semiconductor laser element provided with the horizontal microfiche control mechanism, And after etching removes the field equivalent to the current path of a current restraining layer (current stricture layer), the internal stripe type semiconductor laser element which re-grows a current path (cladding layer) anew can be mentioned. The ridge type semiconductor laser element is generally widely used now including the telecommunications sector. On the other hand, in an internal stripe type semiconductor laser element, since the large touch area of a contact layer and an electrode can be taken, there is an advantage that contact resistance is small and excellent in the stability of manufacture as compared with a ridge type or an insulator layer stripe type. Such an internal stripe type semiconductor laser element is introduced to IEEE Journal of Quantum Electronics.Vol.29 of issue, No6, and p.1889 in 1993, for example. In recent years, although it is possible to control the line width of a current injection region by progress of photolithography technique with reproducibility sufficient with high precision, the further quality improvement is demanded.

[0003]

On the other hand, as a compound semiconductor material used for the semiconductor laser element, since AlGaAs which contains aluminum, for example has few differences of a grating constant with GaAs, it is used widely. However, on character, since wet etching advances isotropic, AlGaAs is difficult to control the depth direction and the horizontal etch rate of a layer. In order to solve this, even if it uses an expensive dry etching system, cost becomes high and there is a problem of not being suitable for mass production.

[0004]

[Problem(s) to be Solved by the Invention]

For example, although processing is performed for horizontal microfiche control, the cladding layer of a ridge type semiconductor laser element, and the current stricture layer of an internal stripe type semiconductor laser element, When the semiconductor material which contains AlGaAs or aluminum in these layers is used, it is difficult for a side etching amount to control stripe width with high precision greatly.

[0005]

An object of this invention is to provide a semiconductor laser element producible by the reliable low cost which a stripe is high degree of accuracy, and was fixed with sufficient reproducibility in light of the above-mentioned circumstances.

[0006]

[Means for Solving the Problem]

On a substrate the 1st semiconductor laser element of this invention A lower clad layer, a lower lightguide, In a semiconductor laser element which equipped this order with an upper clad layer which consists of AlGaAs or AlGaInP fabricated an active layer, a top lightguide, and in the shape of a ridge, Composition ratio of aluminum of an upper clad layer is becoming large gradually toward the active layer side to a substrate, and a counter direction. The second upper clad layer may be formed between a top lightguide and an upper clad layer.

[0007]

On a substrate the 2nd semiconductor laser element of this invention A lower clad layer, a lower lightguide, In a semiconductor laser element which equipped this order with a current stricture layer which consists of AlGaAs or AlGaInP which has an opening in an active layer, a top lightguide, and a stripe region, and an upper clad layer formed so that said opening might be embedded, Composition ratio of aluminum of a current stricture layer is becoming large gradually toward the active layer side to a substrate, and a counter direction. The second upper clad layer may be formed between a top lightguide and a current stricture layer.

[0008]

[Effect of the Invention]

According to the 1st semiconductor laser element of this invention, are the above lamination and the composition ratio of aluminum of an upper clad layer by becoming large gradually toward the substrate and the counter direction from the active layer side, accuracy — since it shall have the ridge stripe formed highly, reliability high to high power can be acquired. When the Al composition ratio of an upper clad layer was constant, since wet etching was advancing isotropic, there was a problem that a side etching amount was large and the controllability of stripe width was bad until now, but. Anisotropy can be given to wet etching by having enlarged Al composition ratio gradually toward the substrate and the counter direction from the active layer side. That is, since the side etching amount near the surface of an upper clad layer can be made small, the controllability of stripe width can be improved. Therefore, since desired stripe width can be obtained with sufficient reproducibility by high yield, it is possible to produce a reliable semiconductor laser element by low cost.

[0009]

According to the 2nd semiconductor laser element of this invention, are the above lamination, and the composition ratio of aluminum of a current stricture layer by becoming large gradually toward the substrate and the counter direction from the active layer side, accuracy — it shall have the internal stripe slot formed highly, and reliability high to high power can be acquired. Namely, since anisotropy can be given to this wet etching and a side etching amount can be made small like the above in the process of etching a current stricture layer by wet etching, and forming an internal stripe slot, The controllability of an internal stripe flute width can be improved and a reliable semiconductor laser element can be obtained by low cost.

[0010]

The average refractive index of the cladding layer in the 1st semiconductor laser element of above-mentioned this invention, or the current stricture layer in the 2nd semiconductor laser element of this invention, Since thickness will be inevitably made small if it becomes keeping from being less smaller than before (this refractive index at the time of fixing a refractive index and producing it), the controllability of stripe width can be improved.

[0011]

In the 1st and 2nd semiconductor laser elements of this invention, since the controllability of a horizontal equivalent-refractive-index difference becomes high by providing the second upper clad layer, a reliable refractive-index waveguide mechanism can be fixed.

[0012]

[Embodiment of the Invention]

Hereafter, an embodiment of the invention is described in detail using a drawing.

[0013]

The semiconductor laser element by a 1st embodiment of this invention is explained in accordance with the manufacturing method. Drawing 1 is a sectional view of the manufacturing process of the semiconductor laser element, and drawing 2 is a refractive-index diagram of the

semiconductor laser element.

[0014]

As shown in drawing 1 (a), by metal-organic chemical vapor deposition on n-GaAs substrate 1, The n-aluminum_{z1}Ga_{1-z1}As lower clad layer ($0.6 \leq z1 < 0.8$) 2, n, or i-In_{0.49}Ga_{0.51}P lightguide 3, the GaAs_{1-y2}P_{y2} tensile strain barrier layer 4 ($0 < y2 \leq 0.4$), The compressive strain In_{x3}Ga_{1-x3}As_{1-y3}P_{y3} quantum well active layer 5 ($0 < x3 \leq 0.3$, $0 < y3 \leq 0.6$), The GaAs_{1-y2}P_{y2} tensile strain barrier layer 6, p or the i-In_{0.49}Ga_{0.51}P lightguide 7, the p-GaAs re-growth protective layer (about 10 nm) 8, the p-In_{0.49}Ga_{0.51}P etching blocking layer 9, The n-aluminum_{z2}Ga_{1-z2}As current stricture layer 10 ($0.6 \leq z2 < 0.8$, nm [in thickness / about 500], and z2 make it increase gradually to 0.6 to less than 0.8 as they separate from an active layer), and the n-GaAs cap layer (about 10 nm) 11 are laminated. Besides the SiO₂ film 12 is formed and the usual lithography removes about 1-4 micrometers of SiO₂ films of the stripe region of width in the <011> directions.

[0015]

Next, as shown in drawing 1 (b), the SiO₂ film 12 is used as a mask, The p-In_{0.49}Ga_{0.51}P etching blocking layer 9 is exposed by etching the GaAs cap layer 11 and the n-aluminum_{z2}Ga_{1-z2}As current stricture layer 10 by sulfuric acid system etchant. Then, the p-In_{0.49}Ga_{0.51}P etching blocking layer 9 is removed by chloride system etchant, the SiO₂ film 12 is removed by etchant of a fluoric acid system, and the p-GaAs re-growth protective layer (about 10 nm) 8 and the n-GaAs cap layer (about 10 nm) 11 are exposed.

[0016]

Next, as shown in drawing 1 (c), the p-aluminum_{z1}Ga_{1-z1}As upper clad layer 13 and p-GaAs contact layer 14 are formed. The p lateral electrode 15 is formed, the substrate 1 is ground and the n lateral electrode 16 is formed. Then, chip making of a high reflectance coat and the low reflectance coat is performed and carried out to the resonator face which carried out the cleavage of the sample and formed it, and a semiconductor laser element is completed.

[0017]

A fundamental transverse mode oscillation makes thickness of the p or i-In_{0.49}Ga_{0.51}P lightguide 7 a value maintainable to high power.

[0018]

The lower clad layer 2 and the upper clad layer 12 may be In_{0.49}(Ga_{1-z3}aluminum_{z3})_{0.51}P layers ($0.2 \leq z3 \leq 1$).

[0019]

The conductivity of the p-GaAs re-growth protective layer 8, the p-In_{0.49}Ga_{0.51}P etching blocking layer 9, and the n-GaAs cap layer 11 may be n and p type whichever.

[0020]

Although the barrier layer which has a tensile strain is used in this embodiment, the barrier layer of the presentation which carries out lattice matching to GaAs may be used.

[0021]

Since the semiconductor laser element of this embodiment is becoming large gradually to 0.6 to less than 0.8 as are shown in drawing 2, and the Al composition ratio of a current stricture layer separates from an active layer, a refractive index becomes small gradually. Since thickness will be made small when it is made smaller than the refractive index at the time of fixing a refractive index and producing the average refractive index of this current stricture layer, controllability of stripe width can be made high.

[0022]

Stripe width distribution of the semiconductor laser element of the above-mentioned embodiment and the semiconductor laser element as a conventional example is shown in drawing 3. As shown in drawing 3, as compared with a conventional example, distributions of the stripe width in a 2-inch board are or less conventional about 1 / 2, and, as for the semiconductor laser

element of this invention, it turns out that the stripe width as a design is fixed stably. for this reason, the field of a kink generation light output — internal division — cloth is substantially improvable. Since the yield can be raised, it is possible to produce a reliable semiconductor laser element by low cost.

[0023]

Next, the semiconductor laser element by a 2nd embodiment of this invention is explained in accordance with the manufacturing method. Drawing 4 is a sectional view of the manufacturing process of the semiconductor laser element.

[0024]

As shown in drawing 4 (a), by metal-organic chemical vapor deposition on n-GaAs substrate 21, The n-aluminum_{z1}Ga_{1-z1}As lower clad layer 22 ($0.6 \leq z1 < 0.8$), n or the i-In_{x1}Ga_{1-x1}As_{1-y1}P_{y1} lightguide 23 ($0 < x1 \leq 0.2$, $0 < y1 \leq 0.4$), The compressive strain In_{x3}Ga_{1-x3}As_{1-y3}P_{y3} quantum well active layer 24 ($0 < x3 \leq 0.3$, $0 < y3 \leq 0.6$), p or the i-In_{x1}Ga_{1-x1}As_{1-y1}P_{y1} lightguide 25 ($0 < x1 \leq 0.2$, $0 < y1 \leq 0.4$), The first cladding layer (about 200 nm) 26 of the p-aluminum_{0.65}Ga_{0.35}As upper part, The p-GaAs re-growth protective layer (about 10 nm) 27, the p-In_{0.49}Ga_{0.51}P etching blocking layer 28, the n-aluminum_{z4}Ga_{1-z4}As current stricture layer 29 ($0.6 \leq z4 < 0.8$ and about 500 nm in thickness.) z4 laminates the n-GaAs cap layer (about 10 nm) 30 to which it is made to increase gradually to 0.6 to less than 0.8 as it separates from an active layer. Besides the SiO₂ film 31 is formed and the usual lithography removes about 1-4 micrometers of SiO₂ films 31 of the stripe region of width in the <011> directions.

[0025]

Next, by etching the GaAs cap layer 30 and the n-aluminum_{z4}Ga_{1-z4}As current stricture layer 29 by sulfuric acid system etchant by using the SiO₂ film 31 as a mask, as shown in drawing 4 (b), The p-In_{0.49}Ga_{0.51}P etching blocking layer 28 is exposed. Succeedingly, the p-In_{0.49}Ga_{0.51}P etching blocking layer 28 is removed by chloride system etchant, the SiO₂ film 31 is removed by etchant of a fluoric acid system, and the p-GaAs re-growth protective layer 27 and the n-GaAs cap layer 30 are exposed.

[0026]

Next, as shown in drawing 4 (c), the second cladding layer 32 of the p-aluminum_{z1}Ga_{1-z1}As above and p-GaAs contact layer 33 are formed after that. The p lateral electrode 34 is formed, a substrate is ground and the n lateral electrode 35 is formed. Then, a high reflectance coat is performed to one side of the resonator face which carried out the cleavage of the sample produced as mentioned above, and formed it, a low reflectance coat is performed on another side, chip making is carried out, and a semiconductor laser element is completed.

[0027]

A fundamental transverse mode oscillation makes p or thickness of the i-In_{x1}Ga_{1-x1}As_{1-y1}P_{y1} lightguide 25, and thickness of the first cladding layer 26 of the p-aluminum_{0.65}Ga_{0.35}As upper part a value maintainable to high power.

[0028]

The lower clad layer 22, the first cladding layer 26 of the upper part, and the second cladding layer 32 of the upper part may be In_{0.49}(Ga_{1-z3}aluminum_{z3})_{0.51}P layers ($0.2 \leq z3 \leq 1$) instead of AlGaAs.

[0029]

The conductivity of the p-GaAs re-growth protective layer 27, the p-In_{0.49}Ga_{0.51}P etching blocking layer 28, and the n-GaAs cap layer 30 may not be concerned with the conductivity of a substrate, but may be whichever of a n type and a p type.

[0030]

Since the Al composition ratio of the current stricture layer is made to increase gradually also in

the semiconductor laser element by this embodiment produced as mentioned above as it separates from an active layer, Since anisotropy can be given to this wet etching and a side etching amount can be made small in the process of etching a current structure layer by wet etching, and forming an internal stripe slot, The controllability of an internal stripe flute width can be improved and a reliable semiconductor laser element can be obtained by low cost.

[0031]

In the above 1st and a 2nd embodiment, although the semiconductor laser element whose stripe width is about 1–4 micrometers and which carries out a fundamental transverse mode oscillation was described, Stripe width is made larger than 4 micrometers, it is good also as a refractive-index waveguide moulded-breadth extensive semiconductor laser element, and this broad semiconductor laser element can obtain a low noise oscillation also in a multi-mode oscillation.

[0032]

Next, the semiconductor laser element by a 3rd embodiment of this invention is explained in accordance with the manufacturing method. Drawing 5 is a sectional view of the semiconductor laser element.

[0033]

As shown in drawing 5, by metal-organic chemical vapor deposition on n-GaAs substrate 41, The n-aluminum_{z1}Ga_{1-z1}As lower clad layer ($0.6 \leq z1 < 0.8$) 42 is grown up, The n or i-In_{0.49}Ga_{0.51}P lightguide 43 is grown up, The In_{x4}Ga_{1-x4}As_{1-y4}P_{y4} quantum well active layer ($0 < x4 \leq 0.2$, $0 \leq y4 \leq 0.4$) 44, p, or the i-In_{0.49}Ga_{0.51}P lightguide 45 which carries out lattice matching to GaAs, The first cladding layer 46 of the p-aluminum_{z1}Ga_{1-z1}As upper part, the p-In_{0.49}Ga_{0.51}P etching blocking layer (about 10 nm) 47, the second cladding layer 48 of the p-aluminum_{z2}Ga_{1-z2}As upper part. ($0.6 \leq z2 < 0.8$, about 2000 nm in thickness, and z2 making it increasing gradually to 0.6 to less than 0.8 as they separate from an active layer), and p-GaAs contact layer 49 are laminated.

[0034]

Besides a SiO₂ film (not shown) is formed and the usual lithography removes SiO₂ films other than a stripe region about 50 micrometers wide in the <011> directions.

[0035]

Next, the second cladding layer 48 of the p-aluminum_{z2}Ga_{1-z2}As upper part and p-GaAs contact layer 49 are removed by sulfuric acid system etchant by using a SiO₂ film as a mask, and a ridge stripe is formed. Etching stops by the p-In_{0.49}Ga_{0.51}P etching blocking layer 47 automatically.

The SiO₂ film 50 is newly formed for a SiO₂ film after removal by etchant of a fluoric acid system, and the SiO₂ film 50 of a ridge apex part is removed to stripe shape by the usual photolithography. The p lateral electrode 51 is formed, the back substrate is ground and the n lateral electrode 52 is formed. Then, a high reflectance coat is performed to one side of the resonator face which carried out the cleavage of the sample and formed it, a low reflectance coat is performed on another side, after that, chip making is carried out and a semiconductor laser element is formed.

[0036]

A fundamental transverse mode oscillation makes the thickness of the first cladding layer 46 of the p-aluminum_{z1}Ga_{1-z1}As upper part, and a presentation a value maintainable to high power.

[0037]

The lower clad layer 42, the first cladding layer 46 of the upper part, and the second cladding layer 48 of the upper part, It may be an In_{0.49}(Ga_{1-z3}aluminum_{z3})_{0.51}P layer ($0.2 \leq z3 \leq 1$) instead of AlGaAs, and what is necessary is just to use GaAs for the etching blocking layer 47 in this case.

[0038]

In the semiconductor laser element of this embodiment produced as mentioned above, Since the

Al composition ratio of the second cladding layer 48 of the p-aluminum_{z2}Ga_{1-z2}As upper part is made to increase gradually to 0.6 to less than 0.8 as it separates from an active layer, Since anisotropy can be given to the wet etching in the case of ridge formation and a side etching amount can be made small, the controllability of stripe width can be improved and a reliable semiconductor laser element can be obtained by low cost.

[0039]

In the embodiment of all above, about the wavelength range to oscillate, The In_{x4}Ga_{1-x4}As_{1-y4}P_{y4} quantum well active layer ($0 < x4 \leq 0.2$, $0 \leq y4 \leq 0.4$) which carries out lattice matching to GaAs, or a compressive strain In_{x3}Ga_{1-x3}As_{1-y3}P_{y3} quantum well active layer. Control in the range of $750 < \lambda < 1200$ (nm) is more possible than ($0 < x3 \leq 0.3$, $0 \leq y3 \leq 0.6$).

[0040]

In the embodiment of all above, although only the semiconductor laser with a refractive-index waveguide mechanism is indicated, this invention can be applied also to a semiconductor laser element with a diffraction grating, or the semiconductor laser element included in the optical integrated circuit.

[0041]

Although a GaAs substrate is a n type conductive thing and is described, it may use a p type conductive substrate and should just carry out conductivity of the semiconductor layer of all above reversely in this case.

[0042]

It may be the molecular beam epitaxy which uses a solid or gas as a raw material as a grown method of each semiconductor layer.

[0043]

the semiconductor laser element by this invention — stripe width — control — since it is a semiconductor laser element of the high-reliability fixed highly, it is applicable as a light source in high-speed information, image processing and communication, measurement, medical science, and the field of printing.

[Brief Description of the Drawings]

[Drawing 1] The sectional view of a manufacturing process showing the semiconductor laser element by a 1st embodiment of this invention

[Drawing 2] The refractive-index diagram of the semiconductor laser element by a 1st embodiment

[Drawing 3] The graph which shows stripe width distribution of the semiconductor laser element by this invention and a conventional example

[Drawing 4] The sectional view of a manufacturing process showing the semiconductor laser element by a 2nd embodiment of this invention

[Drawing 5] The sectional view showing the semiconductor laser element by a 3rd embodiment of this invention

[Description of Notations]

1 n-GaAs substrate

2 n-aluminum_{z1}Ga_{1-z1}As lower clad layer

3 n or i-In_{0.49}Ga_{0.51}P lightguide

4 GaAs_{1-y2}P_{y2} tensile strain barrier layer

5 Compressive strain In_{x3}Ga_{1-x3}As_{1-y3}P_{y3} quantum well active layer

6 GaAs_{1-y2}P_{y2} tensile strain barrier layer

7 p or an i-In_{0.49}Ga_{0.51}P lightguide

8 p-GaAs re-growth protective layer

9 p-In_{0.49}Ga_{0.51}P etching blocking layer

10 n-aluminum_{z2}Ga_{1-z2}As current stricture layer

11 n-GaAs cap layer

13 p-aluminum_z1Ga_{1-z}1As upper clad layer

14 p-GaAs contact layer

15 p lateral electrode

16 n lateral electrode

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]The sectional view of a manufacturing process showing the semiconductor laser element by a 1st embodiment of this invention

[Drawing 2]The refractive-index diagram of the semiconductor laser element by a 1st embodiment

[Drawing 3]The graph which shows stripe width distribution of the semiconductor laser element by this invention and a conventional example

[Drawing 4]The sectional view of a manufacturing process showing the semiconductor laser element by a 2nd embodiment of this invention

[Drawing 5]The sectional view showing the semiconductor laser element by a 3rd embodiment of this invention

[Description of Notations]

- 1 n-GaAs substrate
- 2 n-aluminum_{z1}Ga_{1-z1}As lower clad layer
- 3 n or i-In_{0.49}Ga_{0.51}P lightguide
- 4 GaAs_{1-y2}P_{y2} tensile strain barrier layer
- 5 Compressive strain In_{x3}Ga_{1-x3}As_{1-y3}P_{y3} quantum well active layer
- 6 GaAs_{1-y2}P_{y2} tensile strain barrier layer
- 7 p or an i-In_{0.49}Ga_{0.51}P lightguide
- 8 p-GaAs re-growth protective layer
- 9 p-In_{0.49}Ga_{0.51}P etching blocking layer
- 10 n-aluminum_{z2}Ga_{1-z2}As current stricture layer
- 11 n-GaAs cap layer
- 13 p-aluminum_{z1}Ga_{1-z1}As upper clad layer
- 14 p-GaAs contact layer
- 15 p lateral electrode
- 16 n lateral electrode

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

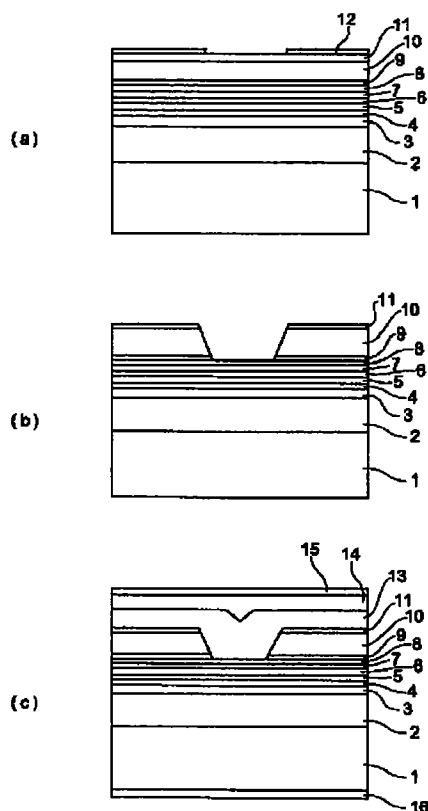
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

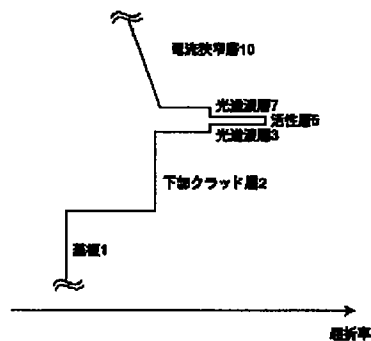
3.In the drawings, any words are not translated.

DRAWINGS

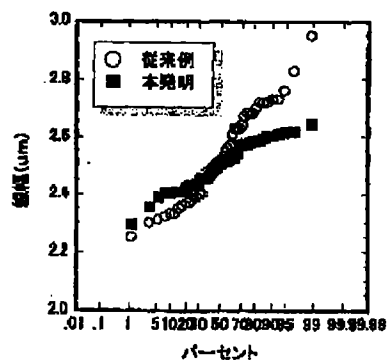
[Drawing 1]



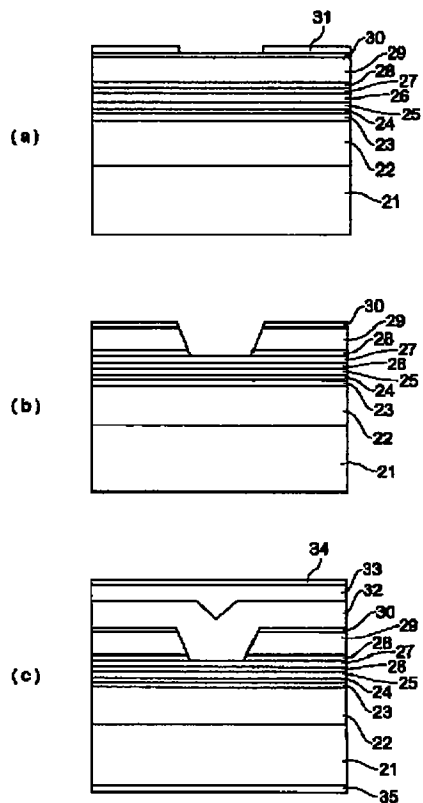
[Drawing 2]



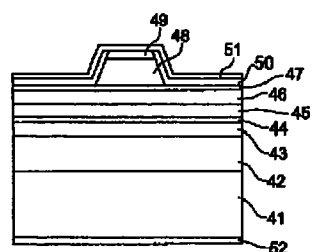
[Drawing 3]



[Drawing 4]



[Drawing 5]



[Translation done.]

特開2004-14819

(P2004-14819A)

(43) 公開日 平成16年1月15日(2004.1.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO1S 5/323	HO1S 5/323	5F073
HO1S 5/20	HO1S 5/20 610	
HO1S 5/24	HO1S 5/24	

審査請求 未請求 請求項の数 4 O L (全 9 頁)

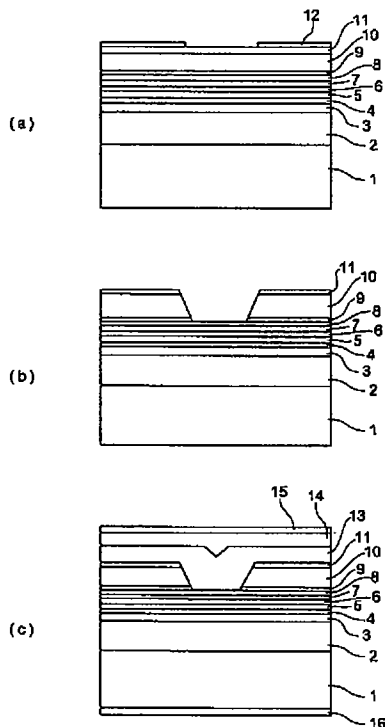
(21) 出願番号	特願2002-166480 (P2002-166480)	(71) 出願人	000005201
(22) 出願日	平成14年6月7日(2002.6.7)		富士写真フイルム株式会社
			神奈川県南足柄市中沼210番地
		(74) 代理人	100073184
			弁理士 柳田 征史
		(74) 代理人	100090468
			弁理士 佐久間 剛
		(72) 発明者	秋永 富士夫
			神奈川県足柄上郡開成町宮台798番地
			富士写真フイルム株式会社内
		(72) 発明者	向山 明博
			神奈川県足柄上郡開成町宮台798番地
			富士写真フイルム株式会社内
		Fターム(参考)	5F073 AA13 AA20 AA45 AA53 AA73 CA13

(54) 【発明の名称】 半導体レーザ素子

(57) 【要約】

【課題】 リッジストライプ型あるいは内部ストライプ型の横モード制御機構を備えた半導体レーザ素子において、ストライプ幅を高精度で制御し、高い信頼性を得る。

【解決手段】 $n\text{-GaAs}$ 基板1上に、 $n\text{-Al}_{z1}\text{Ga}_{1-z1}\text{As}$ 下部クラッド層2、 n あるいは $i\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 光導波層3、 $\text{GaAs}_{1-y2}\text{Py}_2$ 引張歪障壁層4、圧縮歪 $\text{In}_{x3}\text{Ga}_{1-x3}\text{As}_{1-y3}\text{Py}_3$ 量子井戸活性層5、 $\text{GaAs}_{1-y2}\text{Py}_2$ 引張歪障壁層6、 p あるいは $i\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 光導波層7、 $p\text{-GaAs}$ 再成長保護層8、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層9、 $n\text{-Al}_{z2}\text{Ga}_{1-z2}\text{As}$ 電流狭窄層10 ($0.6 \leq z2 < 0.8$ 、厚さ500nm程度、 $z2$ は活性層から離れるにつれ0.6から0.8未満まで徐々に増加させる)、 $n\text{-GaAs}$ キャップ層11を積層し、 SiO_2 膜12マスクにより1~4 μm 程度幅のストライプ領域のキャップ層11および電流狭窄層10を除去する。 $p\text{-GaAs}$ エッチング阻止層8と $n\text{-GaAs}$ キャップ層11を除去した後、 $p\text{-Al}_{z1}\text{Ga}_{1-z1}\text{As}$



【特許請求の範囲】

【請求項 1】

基板上に、下部クラッド層、下部光導波層、活性層、上部光導波層、リッジ状に成形された AlGaAs または AlGaInP からなる上部クラッド層をこの順に備えた半導体レーザ素子において、

前記上部クラッド層の Al の組成比が、前記活性層側から前記基板と反対方向に向かって徐々に大きくなっていることを特徴とする半導体レーザ素子。

【請求項 2】

前記上部光導波層と前記上部クラッド層との間に第二の上部クラッド層が形成されていることを特徴とする請求項 1 記載の半導体レーザ素子。

【請求項 3】

基板上に、下部クラッド層、下部光導波層、活性層、上部光導波層、ストライプ領域に開口を有する AlGaAs または AlGaInP からなる電流狭窄層、前記開口を埋め込むように形成された上部クラッド層をこの順に備えた半導体レーザ素子において、

前記電流狭窄層の Al の組成比が、前記活性層側から前記基板と反対方向に向かって徐々に大きくなっていることを特徴とする半導体レーザ素子。

【請求項 4】

前記上部光導波層と前記電流狭窄層との間に第二の上部クラッド層が形成されていることを特徴とする請求項 3 記載の半導体レーザ素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、横モード制御機構を備えた半導体レーザ素子に関するものである。

【0002】

【従来の技術】

横モード制御機構を備えた半導体レーザ素子として、全ての結晶成長終了後にフォトリソグラフィによりリッジ部を設けてなるリッジ型半導体レーザ素子、および、電流抑制層（電流狭窄層）の電流通路に相当する領域をエッチングにより除去した後、電流通路（クラッド層）を改めて再成長してなる内部ストライプ型半導体レーザ素子を挙げることができる。リッジ型半導体レーザ素子は、現在、通信分野を含め広く一般的に利用されている。一方、内部ストライプ型半導体レーザ素子においては、コンタクト層と電極との接触面積を広く取れるために、リッジ型あるいは絶縁膜ストライプ型と比較して、コンタクト抵抗が小さく、また製造の安定性に優れているという利点がある。このような内部ストライプ型の半導体レーザ素子は、例えば、1993 年発行の IEEE Journal of Quantum Electronics, Vol. 29, No 6, p. 1889 に紹介されている。近年、フォトリソグラフィ技術の進展により、高精度で且つ再現性良く電流注入領域の線幅を制御することが可能となっているが、更なる高品質化が要望されている。

【0003】

一方、半導体レーザ素子に用いられている化合物半導体材料として、例えば Al を含む AlGaAs が、GaAs との格子定数の差が少ないために広く使用されている。しかし、AlGaAs は性質上、等方的にウェットエッチングが進行するため、層の深さ方向および水平方向のエッチング速度を制御することが困難である。これを解決するために、高価なドライエッチング装置を用いても、コストが高くなり、量産に適さないという問題がある。

【0004】

【発明が解決しようとする課題】

例えば、リッジ型半導体レーザ素子のクラッド層、および内部ストライプ型半導体レーザ素子の電流狭窄層は、横モード制御のために加工が施されるが、これらの層に AlGaAs あるいは Al を含む半導体材料を用いた場合、サイドエッチング量が大きくストライプ

幅を高精度に制御することが困難である。

【0005】

本発明は上記事情に鑑みて、ストライプが高精度で且つ再現性良く作りつけられた、信頼性の高い低コストで作製可能な半導体レーザ素子を提供することを目的とするものである。

【0006】

【課題を解決するための手段】

本発明の第1の半導体レーザ素子は、基板上に、下部クラッド層、下部光導波層、活性層、上部光導波層、リッジ状に形成されたAlGaAsまたはAlGaInPからなる上部クラッド層をこの順に備えた半導体レーザ素子において、上部クラッド層のAlの組成比が、活性層側から基板と反対方向に向かって徐々に大きくなっていることを特徴とするものである。なお、上部光導波層と上部クラッド層との間に第二の上部クラッド層が形成されていてもよい。

10

【0007】

本発明の第2の半導体レーザ素子は、基板上に、下部クラッド層、下部光導波層、活性層、上部光導波層、ストライプ領域に開口を有するAlGaAsまたはAlGaInPからなる電流狭窄層、前記開口を埋め込むように形成された上部クラッド層をこの順に備えた半導体レーザ素子において、電流狭窄層のAlの組成比が、活性層側から基板と反対方向に向かって徐々に大きくなっていることを特徴とするものである。なお、上部光導波層と電流狭窄層との間に第二の上部クラッド層が形成されていてもよい。

20

【0008】

【発明の効果】

本発明の第1の半導体レーザ素子によれば、上記のような層構成であって、上部クラッド層のAlの組成比が、活性層側から基板と反対方向に向かって徐々に大きくなっていることにより、精度高く形成されたリッジストライプを有するものとすることができるので、高出力まで高い信頼性を得ることができる。これまで上部クラッド層のAl組成比が一定の場合、ウェットエッチングが等方的に進行していたために、サイドエッチング量が大きくストライプ幅の制御性が悪いという問題があったが、Al組成比を活性層側から基板と反対方向に向かって徐々に大きくしたことにより、ウェットエッチングに異方性を持たせることができる。すなわち、上部クラッド層の表面付近のサイドエッチング量を小さくできるので、ストライプ幅の制御性を高めることができる。よって、所望のストライプ幅を再現性良く高歩留りで得ることができるので、信頼性の高い半導体レーザ素子を低コストで作製することが可能である。

30

【0009】

また、本発明の第2の半導体レーザ素子によれば、上記のような層構成であって、電流狭窄層のAlの組成比が、活性層側から基板と反対方向に向かって徐々に大きくなっていることにより、精度高く形成された内部ストライプ溝を有するものとすることができ、高出力まで高い信頼性を得ることができる。すなわち、電流狭窄層をウェットエッチングによってエッチングし内部ストライプ溝を形成する工程において、上記同様、該ウェットエッチングに異方性を持たせて、サイドエッチング量を小さくすることができるので、内部ストライプ溝幅の制御性を高めることができ、信頼性の高い半導体レーザ素子を低コストで得ることができる。

40

【0010】

また、上記本発明の第1の半導体レーザ素子におけるクラッド層あるいは本発明の第2の半導体レーザ素子における電流狭窄層の平均屈折率を、従来（屈折率を一定にして作製した場合の該屈折率）より小さくなくなるようにすれば、必然的に層厚を小さくすることとなるので、ストライプ幅の制御性を高めることができる。

【0011】

またさらに、本発明の第1および第2の半導体レーザ素子において、第二の上部クラッド層を設けることにより、水平方向の等価屈折率差の制御性が高くなるので、信頼性の高い

50

屈折率導波機構を作りつけることができる。

【0012】

【発明の実施の形態】

以下、本発明の実施の形態を図面を用いて詳細に説明する。

【0013】

本発明の第1の実施の形態による半導体レーザ素子についてその製造方法に沿って説明する。図1は、その半導体レーザ素子の製造過程の断面図であり、図2は、その半導体レーザ素子の屈折率ダイアグラムである。

【0014】

図1(a)に示すように、有機金属気相成長法により、 $n\text{-GaAs}$ 基板1上に、 $n\text{-Al}_{z1}\text{Ga}_{1-z1}\text{As}$ 下部クラッド層($0.6 \leq z1 < 0.8$)2、 n あるいは $i\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 光導波層3、 $\text{GaAs}_{1-y2}\text{Py}_2$ 引張歪障壁層4($0 \leq y2 \leq 0.4$)、圧縮歪 $\text{In}_{x3}\text{Ga}_{1-x3}\text{As}_{1-y3}\text{Py}_3$ 量子井戸活性層5($0 < x3 \leq 0.3$, $0 \leq y3 \leq 0.6$)、 $\text{GaAs}_{1-y2}\text{Py}_2$ 引張歪障壁層6、 p あるいは $i\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 光導波層7、 $p\text{-GaAs}$ 再成長保護層(10nm程度)8、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層9、 $n\text{-Al}_{z2}\text{Ga}_{1-z2}\text{As}$ 電流狭窄層10($0.6 \leq z2 < 0.8$ 、厚さ500nm程度、 $z2$ は活性層から離れるにつれ0.6から0.8未満まで徐々に増加させる)および $n\text{-GaAs}$ キャップ層(10nm程度)11を積層する。この上に SiO_2 膜12を形成し、 $\langle 011 \rangle$ 方向に通常のリソグラフィにより1~4 μm 程度幅のストライプ領域の SiO_2 膜を除去する。 10 20

【0015】

次に、図1(b)に示すように、 SiO_2 膜12をマスクとして、硫酸系エッチャントで GaAs キャップ層11、 $n\text{-Al}_{z2}\text{Ga}_{1-z2}\text{As}$ 電流狭窄層10をエッチングすることにより $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層9を露出させる。引き続き、塩酸系エッチャントで、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層9を、 SiO_2 膜12をフッ酸系のエッチャントで除去し、 $p\text{-GaAs}$ 再成長保護層(10nm程度)8と $n\text{-GaAs}$ キャップ層(10nm程度)11を露出させる。

【0016】

次に、図1(c)に示すように、 $p\text{-Al}_{z1}\text{Ga}_{1-z1}\text{As}$ 上部クラッド層13、 $p\text{-GaAs}$ コンタクト層14を形成する。 p 側電極15を形成し、基板1の研磨を行い n 側電極16を形成する。その後、試料をへき開して形成した共振器面に高反射率コート、低反射率コートを行い、チップ化して半導体レーザ素子を完成させる。 30

【0017】

p あるいは $i\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 光導波層7の厚みは基本横モード発振が高出力まで維持できる値とする。

【0018】

下部クラッド層2および上部クラッド層12は、 $\text{In}_{0.49}(\text{Ga}_{1-z3}\text{Al}_{z3})_{0.51}\text{P}$ 層($0.2 \leq z3 \leq 1$)であってもよい。

【0019】

$p\text{-GaAs}$ 再成長保護層8、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層9、及び $n\text{-GaAs}$ キャップ層11の導電性は n 及び p 型のどちらであってもよい。 40

【0020】

本実施の形態では引張歪を有する障壁層を用いているが、 GaAs に格子整合する組成の障壁層を用いてもよい。

【0021】

本実施の形態の半導体レーザ素子は、図2に示すように、電流狭窄層のAl組成比が活性層から離れるに従って0.6から0.8未満まで徐々に大きくなっているため屈折率が徐々に小さくなるものである。この電流狭窄層の平均屈折率を、屈折率を一定にして作製した場合の屈折率より小さくした場合は、層厚を小さくすることとなるので、ストライプ幅 50

の制御性を高くすることができる。

【0022】

図3に上記実施の形態の半導体レーザ素子と従来例としての半導体レーザ素子のストライプ幅分布を示す。図3に示すように、本発明の半導体レーザ素子は、従来例と比較して2インチ基板内のストライプ幅の分散が従来約1/2以下であり、設計通りのストライプ幅が安定に作りつけられていることがわかる。このため、キンク発生光出力の面内分布を大幅に改善することができる。また、歩留りを上げることができるので、信頼性の高い半導体レーザ素子を低コストで作製することが可能である。

【0023】

次に、本発明の第2の実施の形態による半導体レーザ素子についてその製造方法に沿って説明する。図4は、その半導体レーザ素子の製造過程の断面図である。

【0024】

図4(a)に示すように、有機金属気相成長法により、 n -GaAs基板21上に、 n - $Al_{z1}Ga_{1-z1}As$ 下部クラッド層22 ($0.6 \leq z1 < 0.8$)、 n あるいは i - $In_{x1}Ga_{1-x1}As_{1-y1}Py1$ 光導波層23 ($0 < x1 \leq 0.2$, $0 \leq y1 \leq 0.4$)、圧縮歪 $In_{x3}Ga_{1-x3}As_{1-y3}Py3$ 量子井戸活性層24 ($0 < x3 \leq 0.3$, $0 \leq y3 \leq 0.6$)、 p あるいは i - $In_{x1}Ga_{1-x1}As_{1-y1}Py1$ 光導波層25 ($0 < x1 \leq 0.2$, $0 \leq y1 \leq 0.4$)、 p - $Al_{0.65}Ga_{0.35}As$ 上部第一クラッド層(200nm程度)26、 p -GaAs再成長保護層(10nm程度)27、 p - $In_{0.49}Ga_{0.51}P$ エッチング阻止層28、 n - $Al_{z4}Ga_{1-z4}As$ 電流狭窄層29 ($0.6 \leq z4 < 0.8$ 、厚さ500nm程度、 $z4$ は活性層から離れるにつれ0.6から0.8未満まで徐々に増加させる)、 n -GaAsキャップ層(10nm程度)30を積層する。この上に SiO_2 膜31を形成し、 $\langle 011 \rangle$ 方向に通常のリソグラフィにより1~4 μm 程度幅のストライプ領域の SiO_2 膜31を除去する。

【0025】

次に、図4(b)に示すように、 SiO_2 膜31をマスクとして、硫酸系エッチャントでGaAsキャップ層30および n - $Al_{z4}Ga_{1-z4}As$ 電流狭窄層29をエッチングすることにより、 p - $In_{0.49}Ga_{0.51}P$ エッチング阻止層28を露出させる。引き続き塩酸系エッチャントで、 p - $In_{0.49}Ga_{0.51}P$ エッチング阻止層28を、フッ酸系のエッチャントで SiO_2 膜31を除去し、 p -GaAs再成長保護層27と n -GaAsキャップ層30を露出させる。

【0026】

次に、図4(c)に示すように、その後、 p - $Al_{z1}Ga_{1-z1}As$ 上記第二クラッド層32、 p -GaAsコンタクト層33を形成する。 p 側電極34を形成し、基板の研磨を行い n 側電極35を形成する。その後、上記のようにして作製した試料をへき開して形成した共振器面の一方に高反射率コート、他方に低反射率コートを行い、チップ化して半導体レーザ素子を完成させる。

【0027】

p あるいは i - $In_{x1}Ga_{1-x1}As_{1-y1}Py1$ 光導波層25の厚さ、および p - $Al_{0.65}Ga_{0.35}As$ 上部第一クラッド層26の厚さは基本横モード発振が高出力まで維持できる値とする。

【0028】

下部クラッド層22、上部第一クラッド層26および上部第二クラッド層32は、 $AlGaAs$ の代わりに $In_{0.49}(Ga_{1-z3}Al_{z3})_{0.51}P$ 層($0.2 \leq z3 \leq 1$)であってもよい。

【0029】

p -GaAs再成長保護層27、 p - $In_{0.49}Ga_{0.51}P$ エッチング阻止層28、及び n -GaAsキャップ層30の導電性は、基板の導電性に関わらず、 n 型および p 型のどちらであってもよい。

【0030】

上記のようにして作製された本実施の形態による半導体レーザ素子においても、電流狭窄層のAl組成比を活性層から離れるに従って徐々に増加させているので、電流狭窄層をウェットエッチングによってエッチングし内部ストライプ溝を形成する工程において、該ウェットエッチングに異方性を持たせて、サイドエッチング量を小さくすることができるので、内部ストライプ溝幅の制御性を高めることができ、信頼性の高い半導体レーザ素子を低コストで得ることができる。

【0031】

上記第1と第2の実施の形態においては、ストライプ幅が1～4μm程度の基本横モード発振する半導体レーザ素子について述べたが、ストライプ幅を4μmより大きくして屈折率導波型幅広半導体レーザ素子としてもよく、この幅広半導体レーザ素子は、マルチモード発振においても低雑音を発振を得ることができる。

10

【0032】

次に、本発明の第3の実施の形態による半導体レーザ素子についてその製造方法に沿って説明する。図5は、その半導体レーザ素子の断面図である。

【0033】

図5に示すように、有機金属気相成長法により、n-GaAs基板41上に、 $n\text{-Al}_{z_1}\text{Ga}_{1-z_1}\text{As}$ 下部クラッド層(0.6≤z₁<0.8)42を成長し、nあるいはi-In_{0.49}Ga_{0.51}P光導波層43を成長し、GaAsに格子整合するIn_xGa_{1-x}As_{1-y}Py₄量子井戸活性層(0<x₄≤0.2, 0≤y₄≤0.4)44、pあるいはi-In_{0.49}Ga_{0.51}P光導波層45、 $p\text{-Al}_{z_1}\text{Ga}_{1-z_1}\text{As}$ 上部第一クラッド層46、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層(10nm程度)47、 $p\text{-Al}_{z_2}\text{Ga}_{1-z_2}\text{As}$ 上部第二クラッド層48(0.6≤z₂<0.8、厚さ2000nm程度、z₂は活性層から離れるにつれ0.6から0.8未満まで徐々に増加させる)、p-GaAsコンタクト層49を積層する。

20

【0034】

この上にSiO₂膜(図示せず)を形成し、<011>方向に通常のリソグラフィーにより50μm程度の幅のストライプ領域以外のSiO₂膜を除去する。

【0035】

次に、SiO₂膜をマスクとして、硫酸系エッチャントで $p\text{-Al}_{z_2}\text{Ga}_{1-z_2}\text{As}$ 上部第二クラッド層48、p-GaAsコンタクト層49を除去しリッジストライプを形成する。エッチングは自動的に $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ エッチング阻止層47で停止する。SiO₂膜をフッ酸系のエッチャントで除去後、新たにSiO₂膜50を形成し、通常の写真リソグラフィで、リッジ頂上部のSiO₂膜50をストライプ状に除去する。p側電極51を形成し、その後基板の研磨を行いn側電極52を形成する。その後、試料をへき開して形成した共振器面的一方に高反射率コート、他方に低反射率コートを行い、その後、チップ化して半導体レーザ素子を形成する。

30

【0036】

$p\text{-Al}_{z_1}\text{Ga}_{1-z_1}\text{As}$ 上部第一クラッド層46の厚みと組成は基本横モード発振が高出力まで維持できる値とする。

40

【0037】

下部クラッド層42、上部第一クラッド層46および上部第二クラッド層48は、AlGaAsの代わりにIn_{0.49}(Ga_{1-z₃}Al_{z₃})_{0.51}P層(0.2≤z₃≤1)であってもよく、この場合、エッチング阻止層47にはGaAsを用いればよい。

【0038】

上記のようにして作製された本実施の形態の半導体レーザ素子においては、 $p\text{-Al}_{z_2}\text{Ga}_{1-z_2}\text{As}$ 上部第二クラッド層48のAl組成比を、活性層から離れるにつれ0.6から0.8未満まで徐々に増加させているので、リッジ形成の際のウェットエッチングに異方性を持たせてサイドエッチング量を小さくすることができるので、ストライプ幅の制御性を高めることができ、信頼性の高い半導体レーザ素子を低コストで得ることができ

50

る。

【0039】

上記すべての実施の形態において、発振する波長帯に関しては、GaAsに格子整合する $\text{In}_{x4}\text{Ga}_{1-x4}\text{As}_{1-y4}\text{Py}_4$ 量子井戸活性層 ($0 < x4 \leq 0.2$, $0 \leq y4 \leq 0.4$) あるいは圧縮歪 $\text{In}_{x3}\text{Ga}_{1-x3}\text{As}_{1-y3}\text{Py}_3$ 量子井戸活性層 ($0 < x3 \leq 0.3$, $0 \leq y3 \leq 0.6$) より、 $750 < \lambda < 1200$ (nm) の範囲での制御が可能である。

【0040】

また、上記すべての実施の形態において、屈折率導波機構付き半導体レーザのみにについて記載しているが、本発明は、回折格子付きの半導体レーザ素子や光集積回路に組み込まれた半導体レーザ素子にも適用することが可能である。

10

【0041】

また、GaAs基板はn型の導電性のもので記述しているが、p型の導電性の基板を用いてもよく、この場合上記すべての半導体層の導電性を反対にすればよい。

【0042】

また、各半導体層の成長法として、固体あるいはガスを原料とする分子線エピタキシャル成長法であってもよい。

【0043】

本発明による半導体レーザ素子は、ストライプ幅が制御高く作りつけられた高信頼性の半導体レーザ素子であるので、高速な情報・画像処理及び通信、計測、医療、印刷の分野での光源として応用可能である。

20

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態による半導体レーザ素子を示す製造過程の断面図

【図2】 第1の実施の形態による半導体レーザ素子の屈折率ダイアグラム

【図3】 本発明と従来例による半導体レーザ素子のストライプ幅分布を示すグラフ

【図4】 本発明の第2の実施の形態による半導体レーザ素子を示す製造過程の断面図

【図5】 本発明の第3の実施の形態による半導体レーザ素子を示す断面図

【符号の説明】

1 n-GaAs基板

2 n-Al_{z1}Ga_{1-z1}As下部クラッド層

30

3 nあるいはi-In_{0.49}Ga_{0.51}P光導波層

4 GaAs_{1-y2}Py₂引張歪障壁層

5 圧縮歪In_{x3}Ga_{1-x3}As_{1-y3}Py₃量子井戸活性層

6 GaAs_{1-y2}Py₂引張歪障壁層

7 pあるいはi-In_{0.49}Ga_{0.51}P光導波層

8 p-GaAs再成長保護層

9 p-In_{0.49}Ga_{0.51}Pエッチング阻止層

10 n-Al_{z2}Ga_{1-z2}As電流狭窄層

11 n-GaAsキャップ層

13 p-Al_{z1}Ga_{1-z1}As上部クラッド層

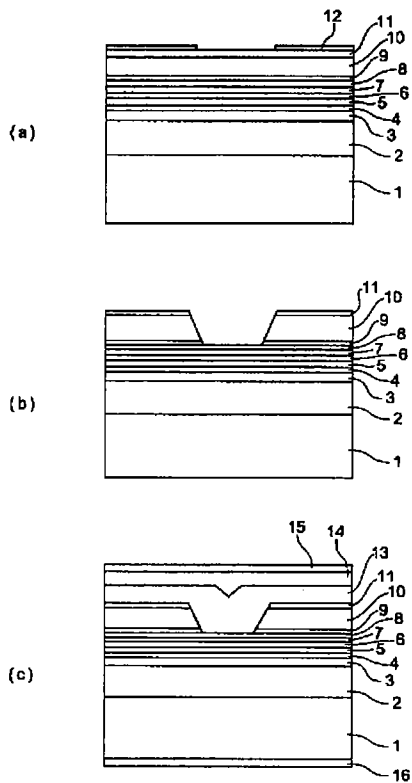
40

14 p-GaAsコンタクト層

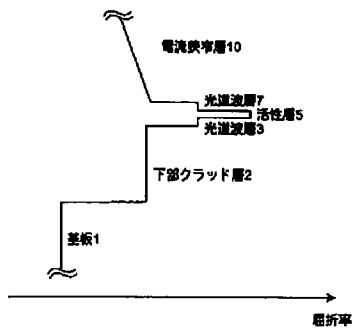
15 p側電極

16 n側電極

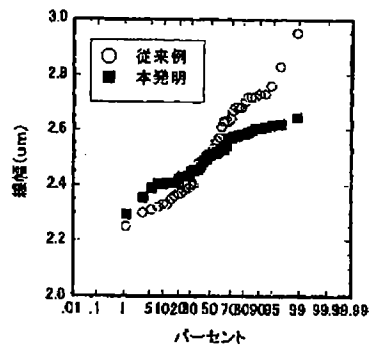
【図 1】



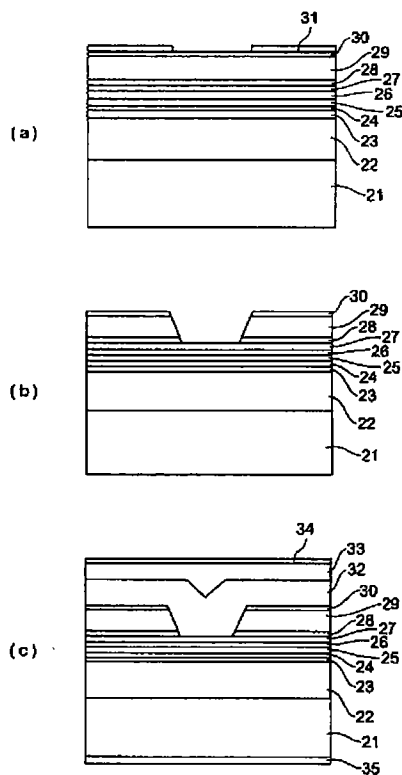
【図 2】



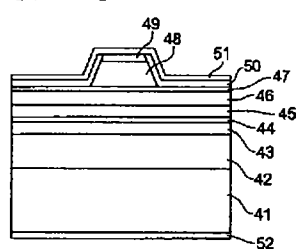
【図 3】



【図 4】



【図 5】



フロントページの続き

【要約の続き】

s クラッド層 1 3、p-G a A s コンタクト層 1 4 を形成する。

【選択図】 図 1